

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-290764

(43)Date of publication of application : 19.10.2001

(51)Int.Cl.

G06F 13/38

G06F 13/42

H04L 12/28

H04L 29/10

(21)Application number : 2000-105097

(71)Applicant : RICOH CO LTD

(22)Date of filing : 06.04.2000

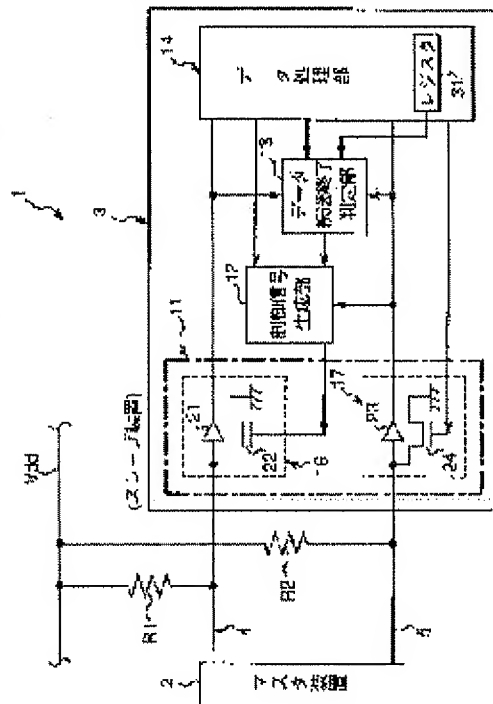
(72)Inventor : IWASAKI MITSUTAKA

## (54) DATA TRANSFER SYSTEM DEVICE AND ITS DATA TRANSFERRING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a data transfer system device and its data transferring method capable of avoiding the conflict of a bus connecting a master unit and a slave unit.

SOLUTION: When the slave unit 3 transfers data to the master unit 2 through a data line 4, a data transfer end deciding part 13 counts the number of bytes of transferred data, judges whether or not the data transfer has been finished by comparing the number of counted bytes with the number of transfer bytes stored in a register 31 from the master unit 2 and also releases the data line 4 when it is judged that the data transfer has been finished.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-290764

(P2001-290764A)

(43) 公開日 平成13年10月19日 (2001. 10. 19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
G 0 6 F 13/38	3 5 0	G 0 6 F 13/38	3 5 0 5 B 0 7 7
13/42	3 2 0	13/42	3 2 0 A 5 K 0 3 3
H 0 4 L 12/28		H 0 4 L 11/00	3 1 0 A 5 K 0 3 4
29/10		13/00	3 0 9 B

審査請求 未請求 請求項の数4 O L (全 7 頁)

(21) 出願番号 特願2000-105097 (P2000-105097)

(22) 出願日 平成12年4月6日 (2000. 4. 6)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 岩崎 充孝

東京都大田区中馬込1丁目3番6号 株式会社リコー内

(74) 代理人 100062144

弁理士 青山 稔 (外1名)

Fターム(参考) 5B077 AA13 AA15 AA32 AA45 GG16

MM01 MM02 NN02

5K033 AA01 CB01 CB06 DA01 DA11

DB11 DB12 DB14

5K034 AA01 FF02 HH01 HH02 HH07

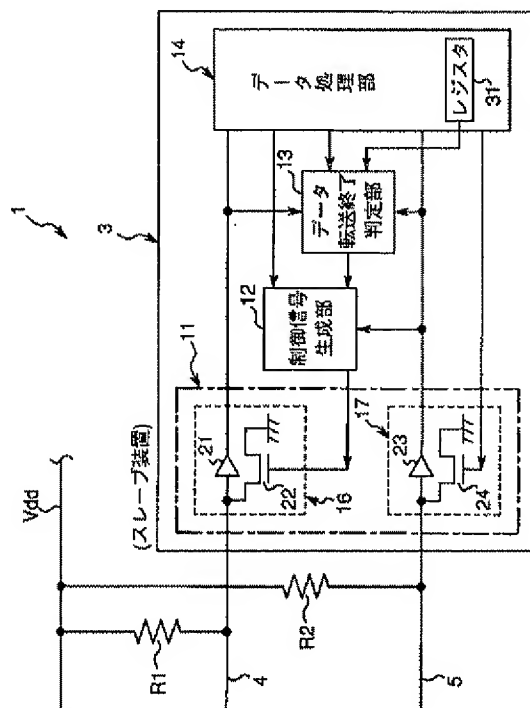
HH17 HH42 KK04 MM26 PP01

(54) 【発明の名称】 データ転送システム装置及びそのデータ転送方法

(57) 【要約】

【課題】 マスタ装置とスレーブ装置とを接続するバスのコンフリクトを回避させることができるデータ転送システム装置及びそのデータ転送方法を得る。

【解決手段】 データライン4を介してスレーブ装置3からマスタ装置2にデータを転送する際、データ転送終了判定部13で転送データのバイト数をカウントし、該カウントしたバイト数とマスタ装置2からレジスタ31に格納された転送バイト数とを比較してデータ転送が終了したか否かの判断を行うと共に、データ転送が終了したと判断した場合はデータライン4を解放するようにした。



## 【特許請求の範囲】

【請求項1】 データ転送を行うためのデータライン及びクロック転送を行うためのクロックラインで接続されたマスタ装置とスレーブ装置との間でシリアルデータ転送を行うデータ転送システム装置において、

上記スレーブ装置は、

上記マスタ装置から入力されるデータ転送時における転送データバイト数を格納する転送バイト数格納部と、

上記マスタ装置との間で転送を行ったデータのバイト数をカウントし、該カウントしたバイト数と転送バイト数格納部に格納された転送バイト数とを比較してデータ転送の終了判定を行うデータ転送終了判定部と、

該データ転送終了判定部によってデータ転送が終了したと判定されると、上記データラインを所定の2値のレベルにして解放するデータライン解放部と、を備え、

上記データ転送終了判定部は、カウントしたバイト数と転送バイト数格納部に格納された転送バイト数が一致すると、データ転送が終了したと判定することを特徴とするデータ転送システム装置。

【請求項2】 上記データ転送終了判定部は、クロックラインを介してマスタ装置から入力されるクロックをカウントすることによって、転送が行われたデータのバイト数のカウントを行うことを特徴とする請求項1に記載のデータ転送システム装置。

【請求項3】 データ転送を行うためのデータライン及びクロック転送を行うためのクロックラインで接続されたマスタ装置とスレーブ装置との間でシリアルデータ転送を行うデータ転送システム装置におけるデータ転送方法において、

上記マスタ装置から出力されるデータ転送時の転送データバイト数をスレーブ装置に格納し、

マスタ装置とスレーブ装置との間で転送が行われたデータのバイト数をスレーブ装置でカウントし、

上記スレーブ装置に格納された転送データバイト数と、該カウントしたバイト数とをスレーブ装置で比較し、

カウントしたバイト数と格納したマスタ装置からの転送バイト数が一致するとデータ転送が終了したとスレーブ装置で判定し、

上記データラインをスレーブ装置で所定の2値のレベルにして解放することを特徴とするデータ転送方法。

【請求項4】 クロックラインを介してマスタ装置から入力されるクロックをスレーブ装置でカウントすることにより、転送が行われたデータのバイト数をカウントすることを特徴とする請求項3に記載のデータ転送方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、マスタ装置とスレーブ装置との間でシリアルデータ転送が行われるデータ転送システム装置及びそのデータ転送方法に関する。

が行われるデータ転送システム装置及びそのデータ転送方法に関する。

## 【0002】

【従来の技術】 従来、図4で示したような、マスタ装置101とスレーブ装置102との間でシリアルにデータ転送を行うシリアル転送システム装置100があった。マスタ装置101及びスレーブ装置102は、データ転送を行うためのデータライン103とクロック転送を行うためのクロックライン104とで構成されたいわゆる1<sup>2</sup>Cバスで接続されている。

【0003】 図5は、スレーブ装置102からマスタ装置101にデータ転送する場合のデータ転送フォーマットを示しており、マスタ装置101が1バイト目のすぐ後からスレーブ装置102のデータを読み出す場合を示している。なお、図5では、斜線で示した部分は、マスタ装置101からスレーブ装置102へのデータ転送部分を示しており、その他の部分はスレーブ装置102からマスタ装置101へのデータ転送部分を示している。

【0004】 マスタ装置101は、スレーブ装置102との通信を開始するための開始条件Sをスレーブ装置102に出力し、スレーブ装置102のアドレスを出力した後、データの転送方向を示すデータR/W#を出力する。該アドレスは7ビットで構成され、1バイトデータの8ビット目に1ビットデータR/W#が続く。また、データR/W#が「0」のときは、マスタ装置からスレーブ装置の方向にデータ転送が行われ、データR/W#が「1」のときは、スレーブ装置からマスタ装置の方向にデータ転送が行われる。

【0005】 更に、各バイトデータの後は、「A」又は「A#」で示した確認応答が続き、「A#」で示した確認応答は、「A」で示した確認応答の信号レベルを反転させた信号レベルであることを示している。例えば、「A」で示した確認応答がLowレベルであると、「A#」で示した確認応答はHighレベルである。マスタ装置101は、スレーブ装置102から所望のデータの読み出しが終了すると「A#」で示したデータ転送終了の応答をスレーブ装置102に出力した後、スレーブ装置102との通信を停止するための停止条件Pをスレーブ装置102に出力して通信が完了する。

## 【0006】

【発明が解決しようとする課題】 しかし、スレーブ装置へのデータ転送が終了したことを示す応答をスレーブ装置に出力しないマスタ装置があった。また、本来ならば、スレーブ装置102へのデータ転送が終了したことを示す応答がマスタ装置101から出力されるはずが、ノイズ等の影響によって該応答が出力されない、又はスレーブ装置102に正常に伝わらないといった場合があった。このような場合、スレーブ装置102側は、マスタ装置101からのデータ転送の終了を認識する事が

き続きデータ転送を行うためにデータライン103をホールドしたままの状態となる。

【0007】例えば、スレーブ装置102が、マスタ装置101に引き続きデータ転送を行うためにデータライン103をLowレベルにホールドすると、マスタ装置101は、バスのコンフリクトによって停止条件Pをスレーブ装置102に送ることができなくなり、データライン103の制御を行うことができず、スレーブ装置102との通信に不具合が生じるという問題があった。

【0008】本発明は、上記のような問題を解決するためになされたものであり、マスタ装置からデータ転送終了の応答が得られなくとも、スレーブ装置側でデータ転送の終了を判定できるようにしたことによって、マスタ装置とスレーブ装置とを接続するバスのコンフリクトを回避させることができる、シリアルデータ転送を行うデータ転送システム装置及びそのデータ転送方法を得ることを目的とする。

【0009】

【課題を解決するための手段】この発明に係るデータ転送システム装置は、データ転送を行うためのデータライン及びクロック転送を行うためのクロックラインで接続されたマスタ装置とスレーブ装置との間でシリアルデータ転送を行うデータ転送システム装置において、スレーブ装置は、マスタ装置から入力されるデータ転送時における転送データバイト数を格納する転送バイト数格納部と、マスタ装置との間で転送を行ったデータのバイト数をカウントし、該カウントしたバイト数と転送バイト数格納部に格納された転送バイト数とを比較してデータ転送の終了判定を行うデータ転送終了判定部と、該データ転送終了判定部によってデータ転送が終了したと判定されると、データラインを所定の2値のレベルにして解放するデータライン解放部とを備え、データ転送終了判定部は、カウントしたバイト数と転送バイト数格納部に格納された転送バイト数が一致すると、データ転送が終了したと判定するものである。

【0010】具体的には、上記データ転送終了判定部は、クロックラインを介してマスタ装置から入力されるクロックをカウントすることによって、転送が行われたデータのバイト数のカウントを行うようにした。

【0011】また、データ転送を行うためのデータライン及びクロック転送を行うためのクロックラインで接続されたマスタ装置とスレーブ装置との間でシリアルデータ転送を行うデータ転送システム装置におけるデータ転送方法において、マスタ装置から出力されるデータ転送時の転送データバイト数をスレーブ装置に格納し、マスタ装置とスレーブ装置との間で転送が行われたデータのバイト数をスレーブ装置でカウントし、スレーブ装置に格納された転送データバイト数と、該カウントしたバイト

データ転送が終了したとスレーブ装置で判定し、データラインをスレーブ装置で所定の2値のレベルにして解放するようにした。

【0012】具体的には、クロックラインを介してマスタ装置から入力されるクロックをスレーブ装置でカウントすることにより、転送が行われたデータのバイト数をカウントするようにした。

【0013】

【発明の実施の形態】次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。図1は、本発明の実施の形態におけるデータ転送システム装置の例を示した概略の構成図である。図1において、データ転送システム装置1は、マスタ装置2とスレーブ装置3との間でシリアルにデータ転送を行うものであり、マスタ装置2及びスレーブ装置3は、データ転送を行うためのデータライン4とクロック転送を行うクロックライン5とで構成されたいわゆるI<sup>2</sup>Cバスで接続されている。データライン4はプルアップ抵抗R1で、クロックライン5はプルアップ抵抗R2でそれぞれ電源ラインVddにプルアップされている。

【0014】スレーブ装置3は、データライン4及びクロックライン5を介してマスタ装置2とのインタフェースを行うインタフェース部11と、インタフェース部11の動作制御を行う制御信号生成部12とを備えている。更に、スレーブ装置3は、マスタ装置2との間でデータラインを介して転送を行ったデータのバイト数をカウントしてデータ転送が終了したか否かを判定するデータ転送終了判定部13と、マスタ装置2から転送されてくるデータを基にしてインタフェース部11、制御信号生成部12及びデータ転送終了判定部13の動作制御を行うデータ処理部14とを備えている。なお、図1では、スレーブ装置3におけるデータの格納を行うデータ格納部は省略している。

【0015】インタフェース部11は、データライン4を介してマスタ装置2とのインタフェースを行うデータインタフェース回路16と、クロックライン5を介してマスタ装置2とのインタフェースを行うクロックインタフェース回路17とで構成され、データインタフェース回路16及びクロックインタフェース回路17は、I<sup>2</sup>Cインタフェース回路をなしている。データインタフェース回路16は、バッファ21とNチャネル形MOSトランジスタ（以下、NMOSトランジスタと呼ぶ）22とで構成され、同様にクロックインタフェース回路17は、バッファ23とNMOSトランジスタ24とで構成されている。

【0016】データライン4は、データインタフェース回路16のバッファ21を介してデータ転送終了判定部13及びデータ処理部14にそれぞれ接続され、クロックライン5は、クロックインタフェース回路17のバッ

判定部13及びデータ処理部14にそれぞれ接続されている。データインタフェース回路16のNMOSトランジスタ22は、ドレインとソースがデータライン4と接地との間に接続されると共にゲートが制御信号生成部12に接続され、制御信号生成部12によって動作制御される。また、クロックインタフェース回路17のNMOSトランジスタ24は、ドレインとソースがクロックライン5と接地との間に接続されると共にゲートがデータ処理部14に接続され、データ処理部14によって動作制御される。

【0017】更に、データ処理部14は、データライン4から入力されるデータ及びクロックライン5から入力されるクロックを基にして制御信号生成部12及びデータ転送終了判定部13の動作制御を行う。また、データ転送終了判定部13は、データ転送が終了したか否かの判定結果を制御信号生成部12に出力する。

【0018】なお、クロックライン5を介して転送されるクロックは、通常マスタ装置2からスレーブ装置3に転送され、スレーブ装置3からマスタ装置2に転送されることはない。このことから、クロックインタフェース回路17におけるNMOSトランジスタ24のゲートにはLowレベルの信号がデータ処理部14から入力されており、NMOSトランジスタ24はオフしている。ただし、マスタ装置2から入力されるクロック信号の調整を行うために、データ処理部14は、NMOSトランジスタ24をオンさせることがある。マスタ装置2からクロックライン5に出力されたクロック信号は、バッファ23を介して制御信号生成部12、データ転送終了判定部13及びデータ処理部14にそれぞれ入力される。

【0019】マスタ装置2からスレーブ装置3にデータ転送する場合、データ処理部14は、制御信号生成部12に対してデータインタフェース回路16のNMOSトランジスタ22をオフさせ、マスタ装置2からデータライン4に出力されたデータは、バッファ21を介してデータ処理部14に入力される。また、スレーブ装置3からマスタ装置2にデータ転送する場合、データ処理部14は、制御信号生成部12にリードデータを出力し、制御信号生成部12は、該入力されたリードデータに応じてNMOSトランジスタ22をスイッチングさせデータライン4の電位レベルを変化させる。このようにしてスレーブ装置3からマスタ装置2にデータ転送が行われる。

【0020】図2は、マスタ装置2とスレーブ装置3との間で行われるデータ転送の例を示した波形図であり、図2を用いてマスタ装置2とスレーブ装置3との間で行われるデータ転送について説明する。なお、図2では、データライン4を介して転送されるデータ信号をSDA、クロックライン5を介して転送されるクロック信号をSCLとしている。

ータ転送が行われる場合、まず最初に、マスタ装置2は、クロック信号SCLをHighレベルにすると共にデータ信号SDAを立ち下げてデータ転送を開始することを示す「開始」条件（以下、スタートコンディションと呼ぶ）をスレーブ装置3に出力する。また、マスタ装置2は、データ転送が終了すると、クロック信号SCLをHighレベルにすると共にデータ信号SDAを立ち上げてデータ転送を終了することを示す「終了」条件（以下、ストップコンディションと呼ぶ）をスレーブ装置3に出力する。

【0022】このように、マスタ装置2は、スタートコンディション及びストップコンディションをスレーブ装置3に示す場合、必ずクロック信号SCLをHighレベルにする。このことから、マスタ装置2及びスレーブ装置3は、クロック信号SCLがLowレベルのときにデータ信号SDAの信号レベルを変化させるようにしてデータ転送を行う。

【0023】マスタ装置2は、ストップコンディションをスレーブ装置3に出力した後、スレーブ装置3から読み出したいデータが格納されている場所、又はスレーブ装置3にデータの格納を行いたい場所を示す7ビットのアドレスデータを出力する。続いて、マスタ装置2は、スレーブ装置3に対してデータの書き込みを行うのか又はデータの読み出しを行うのかを示す、すなわちデータの転送方向を示す1ビットのデータR/W#をデータライン4に出力する。このようにして、合計1バイトのデータを、データライン4を介してスレーブ装置3に出力する。なお、マスタ装置2は、スレーブ装置3にデータを書き込む場合はLowレベル、すなわち「0」のデータR/W#を、スレーブ装置3からデータを読み出す場合はHighレベル、すなわち「1」のデータR/W#を出力する。

【0024】データ処理部14は、マスタ装置2から1バイトのデータが入力されると、制御信号生成部12に対して、NMOSトランジスタ22のゲートにHighレベルの信号を出力させLowレベルの確認応答ACKをマスタ装置2に出力する。データ処理部14は、入力されたデータR/W#がHighレベルの場合は、指定されたアドレスに格納されているデータを制御信号生成部12に出力し、制御信号生成部12からNMOSトランジスタ22を介してデータライン4に出力する。

【0025】一方、データ処理部14は、入力されたデータR/W#がLowレベルの場合は、制御信号生成部12に対してNMOSトランジスタ22をオフさせ、マスタ装置2から入力されたデータを指定されたアドレスに格納する。スレーブ装置3からデータを読み出す場合、マスタ装置2は、1バイトのデータが入力されるごとにLowレベルの確認応答ACKを、データライン4を介してマスタ装置2に出力する。また、マスタ装置2は、

イトのデータが入力されるごとに制御信号生成部12に対してNMOSTランジスタ22をオンさせ、Lowレベルの確認応答ACKを、データライン4を介してマスタ装置2に出力する。

【0026】スレーブ装置3からデータを読み出す場合、マスタ装置2は、要求したデータがスレーブ装置3からすべて転送されると、データ転送が終了したことを示すHighレベルの応答ACKをスレーブ装置3に出力し、データ処理部14は、該応答ACKが入力されたことによってデータ転送の終了を認識することができ、制御信号生成部12に対してNMOSTランジスタ22をオフさせる。逆に、スレーブ装置3にデータを書き込む場合は、スレーブ装置3からマスタ装置2にデータ転送が終了したことを示す応答が出力される。最後に、マスタ装置2は、スレーブ装置3に対してストップコンディションを出力してスレーブ装置3との通信が終了する。

【0027】このような構成において、マスタ装置2は、スレーブ装置3とデータ転送を行う場合、転送データのバイト数を示すデータをスレーブ装置3の所定のレジスタ31に書き込ませる。次に、データ処理部14は、データ読み出しを行うための1バイトデータがマスタ装置2から入力されると、データ転送終了判定部13に対して、データライン4を介してマスタ装置2に転送するデータのバイト数をカウントさせる。データ転送終了判定部13は、クロックライン5を介して入力されるクロック信号を基にして転送データ数のカウントを行う。

【0028】データ転送終了判定部13は、カウントした転送データ数とレジスタ31に格納された転送バイト数とを比較し、一致すると制御信号生成部12に対して所定の転送バイト一致フラグFをセットする。制御信号生成部12は、該転送バイト一致フラグFがセットされるとNMOSTランジスタ22をオフさせてデータライン4を解放する。一方、制御信号生成部12は、データ転送終了判定部13から転送バイト一致フラグFがセットされていない場合、データ処理部14から入力されるリードデータに応じてNMOSTランジスタの制御信号を生成して出力する。

【0029】図3は、スレーブ装置3からマスタ装置2にデータ転送する場合の動作例を示したフローチャートであり、図3を用いて、スレーブ装置3からマスタ装置2にデータ転送する場合における各部の動作の流れについて説明する。図3において、マスタ装置2は、スレーブ装置3のデータ処理部14にデバイスIDの書き込みを行い(ステップS1)、データ処理部14は、書き込まれたデバイスIDがあらかじめ設定されたIDと一致するか否かを調べ(ステップS2)、一致しなかった場合(YES)は、ステップS1に戻る。

ES)、マスタ装置2は、スレーブ装置3に対してデータ処理部14のレジスタ31に転送バイト数を書き込ませる(ステップS3)。次に、データ処理部14は、データライン4を介してマスタ装置2に指定されたデータの転送を行うと共に、データ転送終了判定部13に対して、転送バイト数のカウントを行わせる(ステップS4)。データ転送終了判定部13は、カウントしたバイト数とレジスタ31に格納されている転送バイト数とを比較し、一致したか否かを調べ(ステップS5)、一致しなかった場合(NO)は、ステップS4に戻り、一致した場合(YES)は、制御信号生成部12に対して転送バイト一致フラグFをセットする(ステップS6)。

【0031】制御信号生成部12は、転送バイト一致フラグFがセットされると、NMOSTランジスタ22をオフさせてデータライン4を解放させ(ステップS7)、この後、マスタ装置2は、ストップコンディションをスレーブ装置3に出力して(ステップS8)マスタ装置2とスレーブ装置3との間で行われるデータ転送が終了する。

【0032】このように、本実施の形態におけるデータ転送システム装置は、データライン4を介してスレーブ装置3からマスタ装置2にデータを転送する際、データ転送終了判定部13で転送データのバイト数をカウントしてデータ転送が終了したか否かの判断を行うと共に、データ転送が終了したと判断した場合はデータライン4を解放するようにした。このことから、マスタ装置からデータ転送終了の応答が得られない場合でもスレーブ装置側でデータ転送の終了を判定でき、マスタ装置とスレーブ装置とを接続するバスのコンフリクトを回避させることができる。

【0033】なお、上記実施の形態では、スレーブ装置からマスタ装置にデータ転送する場合を例にして主に説明したが、本発明はこれに限定するものではなく、マスタ装置からスレーブ装置にデータ転送する場合においても適用できることは言うまでもない。

#### 【0034】

【発明の効果】上記の説明から明らかなように、本発明のデータ転送システム装置によれば、データラインを介してマスタ装置とスレーブ装置との間でデータ転送を行う際、データ転送終了判定部で転送データのバイト数をカウントしてデータ転送が終了したか否かの判断を行うと共に、データ転送終了判定部でデータ転送が終了したと判断した場合はデータライン解放部でデータラインを解放するようにした。このことから、マスタ装置からデータ転送終了の応答が得られない場合でもスレーブ装置側でデータ転送の終了を判定してデータラインを解放することができ、マスタ装置とスレーブ装置とを接続するバスのコンフリクトを回避させることができる。

【0035】図4は、本発明のデータ転送システム装置の構成図である。

クロックをカウントすることによって、転送が行われたデータのバイト数をカウントするようにしたことから、マスタ装置との間で転送が行われたデータのバイト数を容易にカウントすることができる。

【0036】また、本発明のデータ転送システム装置におけるデータ転送方法によれば、データラインを介してマスタ装置とスレーブ装置との間でデータ転送を行う際、スレーブ装置によって、転送データのバイト数をカウントしてデータ転送が終了したか否かの判断を行うと共に、データ転送が終了したと判断した場合はデータラインを解放するようにした。このことから、マスタ装置からデータ転送終了の応答が得られない場合でもスレーブ装置側でデータ転送の終了を判定してデータラインを解放することができ、マスタ装置とスレーブ装置とを接続するバスのコンフリクトを回避させることができる。

【0037】具体的には、クロックラインを介してマスタ装置から入力されるクロックをカウントすることによって、転送が行われたデータのバイト数をカウントするようにしたことから、マスタ装置との間で転送が行われたデータのバイト数を容易にカウントすることができ

る。

【図面の簡単な説明】

【図1】 本発明の実施の形態におけるデータ転送システム装置の例を示した概略の構成図である。

10

\* 【図2】 図1のマスタ装置2とスレーブ装置3との間で行われるデータ転送の例を示した波形図である。

【図3】 図1におけるスレーブ装置3からマスタ装置2にデータ転送する場合の動作例を示したフローチャートである。

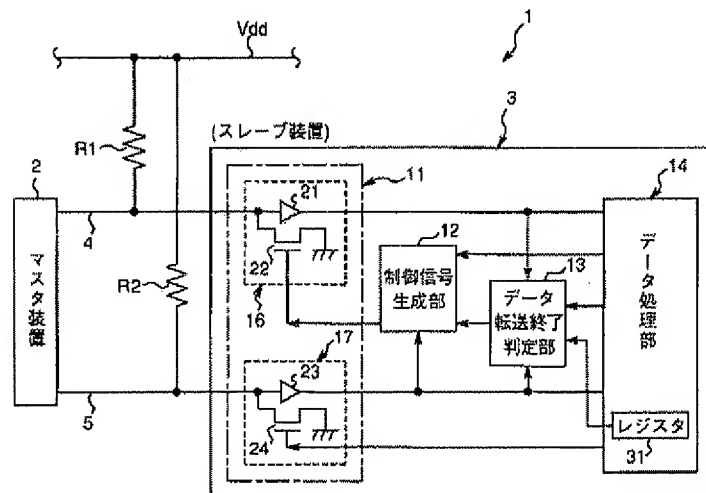
【図4】 従来のデータ転送システム装置の例を示した概略の構成図である。

【図5】 図4のスレーブ装置102からマスタ装置101にデータ転送する場合のデータ転送フォーマット例を示した図である。

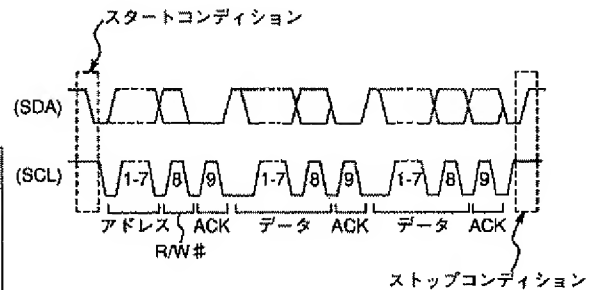
【符号の説明】

- 1 データ転送システム装置
- 2 マスタ装置
- 3 スレーブ装置
- 4 データライン
- 5 クロックライン
- 11 インタフェース部
- 12 制御信号生成部
- 13 データ転送終了判定部
- 14 データ処理部
- 16 データインタフェース回路
- 17 クロックインタフェース回路
- 31 レジスタ

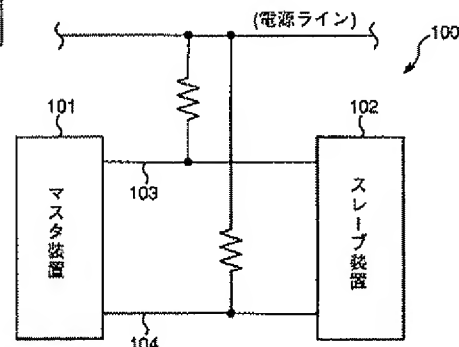
【図1】



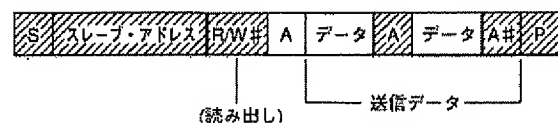
【図2】



【図4】



【図5】



【図3】

